

带 USB 网卡的 4 端口 HUB 控制器芯片 CH336

手册

版本：1.1

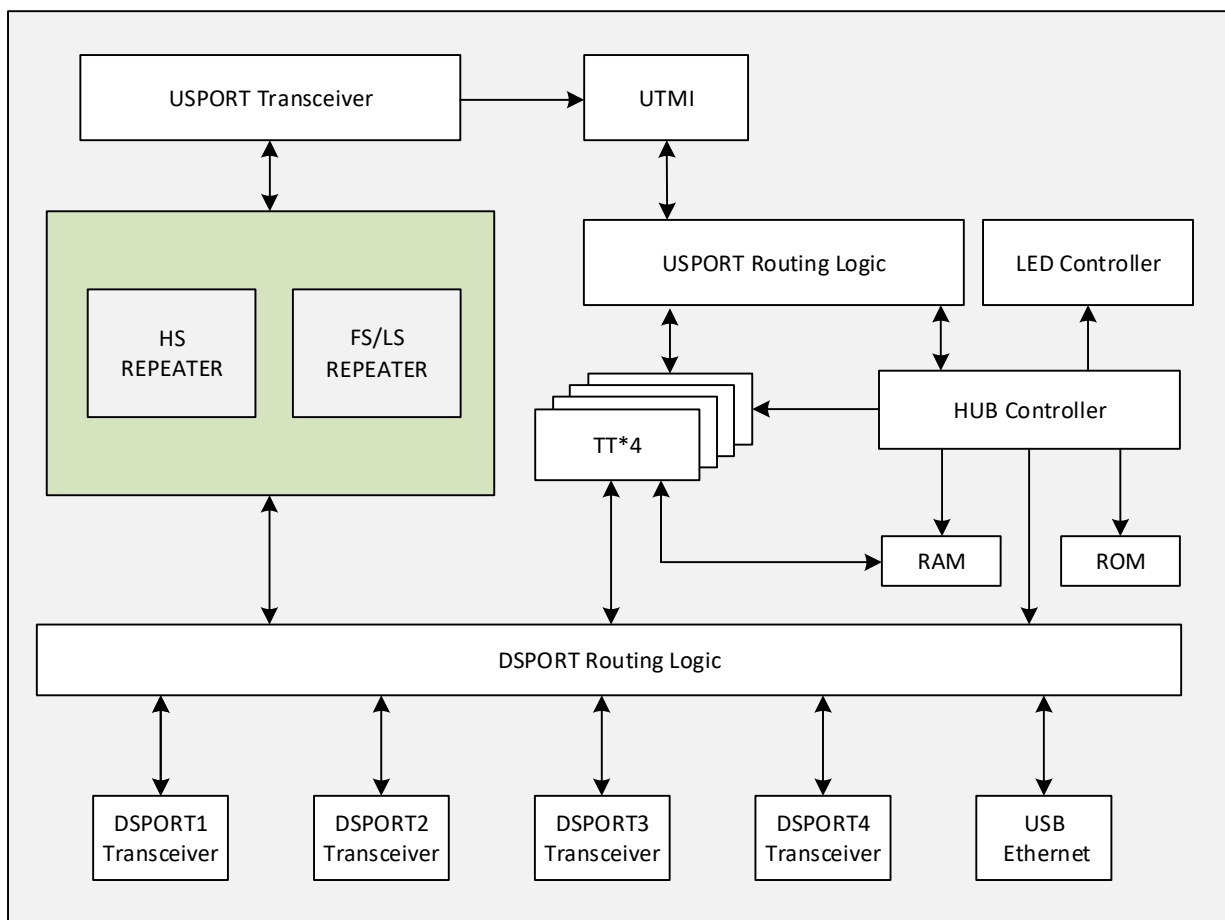
https://wch.cn

1、概述

CH336 是符合 USB2.0 协议规范的 4 端口 HUB 和 USB 转以太网二合一控制器芯片，单芯片集成 4 口 USB HUB 和 USB 百兆以太网扩展功能。CH336 上行端口支持 USB 高速和全速，下行端口支持 USB2.0 高速 480Mbps、全速 12Mbps 和低速 1.5Mbps，在 HUB 内部为 USB 网卡提供快速直达传输通道，以太网支持 10M/100M 自动协商，自动识别正负信号线。CH336 支持高性能的 MTT 模式，外围精简，可应用于计算机和工控机主板、外设、嵌入式系统等场景。

下图为 CH336 的系统框图。

图 1-1 系统框图



上图是 HUB 控制器系统内部结构框图。HUB 控制器主要包括三大模块：Repeater、TT 和控制器。控制器类似 MCU 处理器，用于全局管理和控制。当上行端口与下行端口速度一致时，路由逻辑会将端口连接至 Repeater，当上行端口与下行端口速度不一致时，路由逻辑会将端口连接至 TT。

TT 分为单个 TT 和多个 TT 两种，即 STT 和 MTT，STT 是单个 TT 核分时调度处理 USB 主机下发至所有下行端口的事务，MTT 指多个 TT 并行，是 4 个 TT 核分别对应并实时处理一个下行端口的事务，因此 MTT 可以为各下行端口的接入设备提供更满的带宽，更好的支持多端口大数据量的并发传输。

注：

USPORT Transceiver：上行端口收发器 PHY；

DSPOINT 1-4：下行端口收发器 PHY；

REPEATER：HUB 中继器；

TT：处理转换器。

2、特点

2.1 USB 集线器 HUB

- 4 口 USB 集线器，提供 4 个 USB2.0 下行端口，向下兼容 USB1.1 协议规范
- 支持高性能的 MTT 模式，为每个端口提供独立 TT 实现满带宽并发传输，总带宽是 STT 的 4 倍
- 自研的专用 USB PHY，低功耗技术，支持自供电或总线供电
- 提供晶体振荡器，支持外部时钟输入，内置 PLL 为 USB PHY 提供 480MHz 时钟
- 非以太网应用场合可支持免晶振模式，节省外置晶体及电容
- 上行端口内置 1.5K Ω 上拉电阻，下行端口内置 USB Host 主机所需下拉电阻，外围精简

2.2 USB 扩展网卡

- 内置自研 10M/100M 以太网 MAC+PHY，兼容 IEEE 802.3 10BASE-T/100BASE-TX
- 支持 CDC-ECM 协议和 CDC-NCM 协议，免安装驱动程序或可选厂商驱动程序
- 10M/100M 自动协商，支持 UTP CAT5E、CAT6 双绞线，支持 Auto-MDIX，自动识别正负信号线
- 支持休眠模式和低功耗睡眠模式，支持网络低功耗配置和动态电源管理
- 支持通过魔术包和网络唤醒包等事件进行远程唤醒
- 支持 IPv4/IPv6 封包校验，支持 IPv4 TCP/UDP/HEAD 和 IPv6 TCP/UDP 封包校验生成和检查

2.3 其它特征

- 内置信息存储器，针对行业特殊需求可批量定制厂商或产品信息及配置
- 处理器内核、高速 USB 和以太网等控制器和 PHY 收发器 IP 全自研，各模块紧密协同，效率高成本低，免除 IP 授权费
- 内置 LDO 线性降压调节器，可将 USB 总线电源电压转换为芯片的 3.3V 工作电源
- 提供 QSOP24 等多种小体积、低成本、易加工的封装形式

3、封装

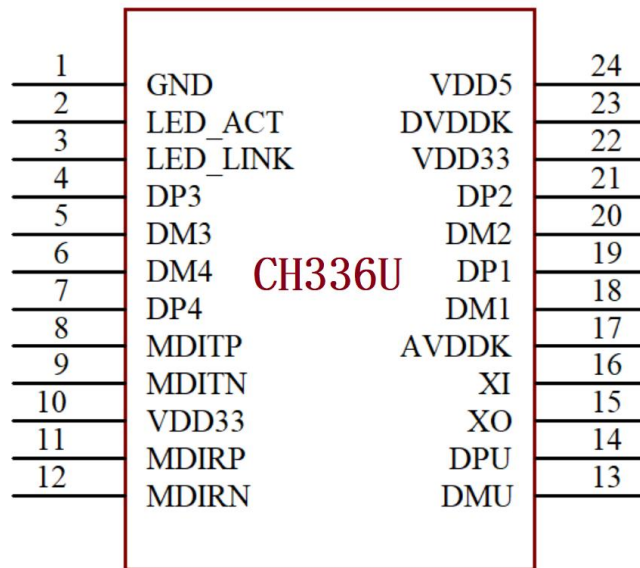


表 3-1 封装说明

封装形式	塑体尺寸	引脚间距		封装说明	订货型号
QSOP24	3.9*8.7mm	0.635mm	25mil	1/4 尺寸 24 脚贴片	CH336U

4、引脚

表 4-1 引脚定义

引脚号	引脚名称	类型 ⁽¹⁾	功能描述
CH336U			
14	DMU	USB	上行端口 USB2.0 信号线 D-
13	DPU	USB	上行端口 USB2.0 信号线 D+
18	DM1	USB	1#下行端口 USB 信号线 D-
19	DP1	USB	1#下行端口 USB 信号线 D+
20	DM2	USB	2#下行端口 USB 信号线 D-
21	DP2	USB	2#下行端口 USB 信号线 D+
5	DM3	USB	3#下行端口 USB 信号线 D-
4	DP3	USB	3#下行端口 USB 信号线 D+
6	DM4	USB	4#下行端口 USB 信号线 D-
7	DP4	USB	4#下行端口 USB 信号线 D+
16	XI	I	晶体振荡器输入端，接外部晶体一端
15	XO	O	晶体振荡器反相输出端，接外部晶体另一端
24	V _{DD5}	P	LDO 电源输入，5V 或 3.3V，外接 1uF 或更大电容
22	V _{DD33}	P	LDO 输出、模拟和 I/O 电源输入，额定 3.3V，外接 1uF 或更大电容
10	V _{DD33}	P	以太网电源输入，外接 1uF 或更大电容，需外部短接到 22 脚 V _{DD33}
17	AV _{DDK}	P	模拟内核电源，外接 1uF 退耦电容
23	DV _{DDK}	P	数字内核电源，外接 0.33~1uF 退耦电容
1	GND	P	公共接地端
8	MDITP	ETH	MDI 模式下为 10BASE-T/100BASE-TX 的差分发送端；
9	MDITN	ETH	MDIX 模式下为 10BASE-T/100BASE-TX 的差分接收端

11	MDIRP	ETH	MDI 模式下为 10BASE-T/100BASE-TX 的差分接收端；
12	MDIRN	ETH	MDIX 模式下为 10BASE-T/100BASE-TX 的差分发送端
2	LED_ACT	0	ETH 端口状态指示灯 0
3	LED_LINK	0	ETH 端口状态指示灯 1

注 1: 引脚类型缩写解释:

USB=USB 信号引脚;

I=3.3V 信号输入;

O=3.3V 信号输出;

5I=额定 3.3V 信号输入, 支持 5V 耐压;

P=电源或地。

5、功能说明

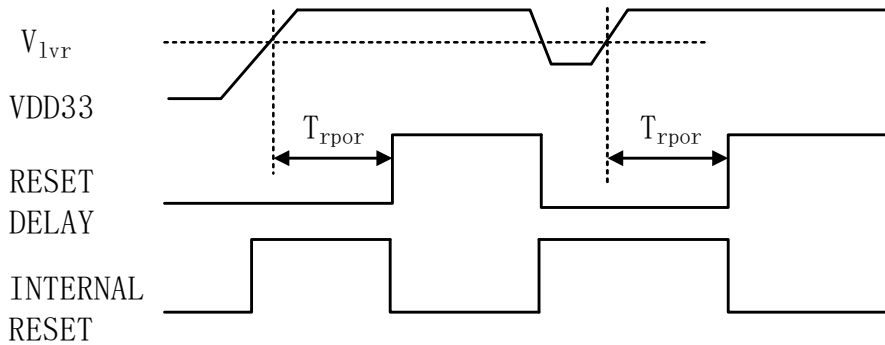
5.1 复位

芯片内嵌有上电复位模块，一般情况下，无需外部提供复位信号。同时也提供了外部复位输入引脚 RESET#，该引脚内置有上拉电阻。

5.1.1 上电复位

当电源上电时，芯片内部 POR 上电复位模块会产生上电复位时序，并延时 T_{rpor} 约 25ms 以等待电源稳定。在运行过程中，当电源电压低于 V_{lvr} 时，芯片内部 LVR 低压复位模块会产生低压复位直到电压回升，并延时以等待电源稳定。下图 5-1 为上电复位过程以及低压复位过程。

图 5-1 上电期间复位



5.1.2 外部复位

外部复位输入引脚 RESET# 已内置约 40K Ω 上拉电阻，如果外部需要对芯片进行复位，那么可以将该引脚驱动为低电平，驱动内阻建议不大于 1K Ω ，复位的低电平脉宽需要大于 4 μ s。

5.2 总线供电与自供电

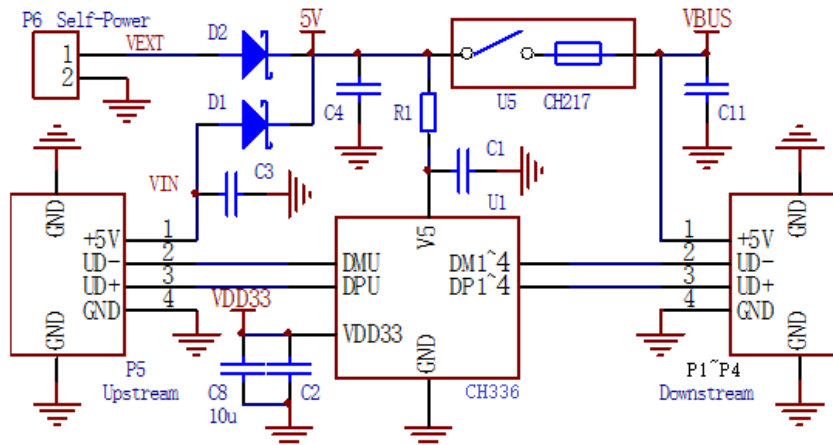
CH336 支持自供电模式。总线供电来自 USB 上行端口，供电能力为 500mA 或 900mA、1.5A 等多种标准，USB 线材内阻损耗和 HUB 自身消耗会降低对下行端口的供电能力，下行端口电压可能偏低。自供电通常来自外部电源端口，取决于外部电源供电能力。

由于自供电与总线供电的电压难以完全相等，所以 HUB 需要避免两者直接短接而产生大电流。另外，当 USB 上行端口断电后，HUB 也要避免自供电的外部电源向 USB 总线及 USB 主机倒灌电流。

5.2.1 双向隔离示意

二极管 D1 和 D2 用于双向隔离 V_{BUS} 总线电源和 P6 端口外部供电，防止两个电源相互倒灌，采用大功率的肖特基二极管以降低自身压降，下行端口 V_{BUS} 得到 4.7V 电压甚至更低，仅为示意。

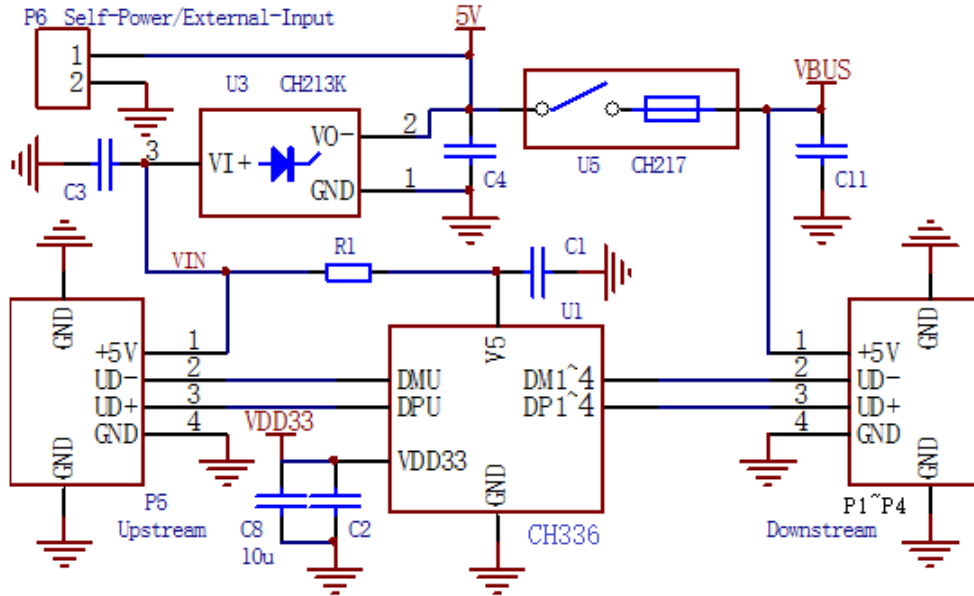
图 5-2 肖特基二极管双向隔离 V_{BUS} 和外部供电的示意图



5.2.2 实用的单隔离方案

理想二极管的功能是低压降单向导通，U3 用于避免 P6 端口的外部电源向上行端口 V_{BUS} 倒灌，在 500mA 电流时，U3 的压降约为肖特基二极管压降的三分之一，下行端口 V_{BUS} 可以得到 4.9V 电压。

图 5-3 理想二极管隔离 V_{BUS} 和外部供电的示意图



5.3 USB 转以太网功能

CH336 芯片集成 USB 转百兆以太网功能，集成的 10M/100M 快速以太网 MAC 控制器和收发器 PHY 兼容 IEEE 802.3 10Base-T、100Base-TX 协议标准。支持自动协商和 Auto-MDIX，提供在 CAT5 网线和 CAT6 网线上传输所需的必要功能。内置 50Ω 阻抗匹配电阻，外围电路精简。

ETH 相关功能引脚如下：

表 5-1 以太网功能脚描述

引脚名称	类型	功能描述
MDITP	ETH	MDI 模式下为 10BASE-T/100BASE-TX 的差分发送端
MDITN	ETH	MDIX 模式下为 10BASE-T/100BASE-TX 的差分接收端
MDIRP	ETH	MDI 模式下为 10BASE-T/100BASE-TX 的差分接收端
MDIRN	ETH	MDIX 模式下为 10BASE-T/100BASE-TX 的差分发送端
LED_ACT	0	ETH 端口状态指示灯 0
LED_LINK	0	ETH 端口状态指示灯 1

以太网控制器支持 IPv4/IPv6 封包校验，支持 IPv4 TCP/UDP/HEAD 和 IPv6 TCP/UDP 封包校验的生成和检查。支持符合 IEEE 802.3x 标准的流量控制和半双工冲突压力回退流量控制。支持符合 IEEE 802.3Q 标准的 VLAN 标记。支持魔术包唤醒，在休眠模式下可选网络低功耗，具有自动电源管理功能，可以节省在空载或者轻载下的功耗，支持 10Base-T 节能模式。

芯片默认支持 CDC-ECM 模式，定制固件可以支持厂商驱动程序和 CDC-NCM。固件将根据用户的配置要求和 PC 上位机下发的命令，选择并启用相应的模式。支持通过内置 EEPROM 配置相关参数，包括 MAC 地址，MAC 过滤配置、USB 厂商 ID、产品 ID、USB 电源配置和厂商自定义字符串等信息。

6、参数

6.1 绝对最大值（临界或者超过绝对最大值将可能导致芯片工作不正常甚至损坏）

名称	参数说明	最小值	最大值	单位
T_A	工作时的环境温度	0	70	°C
T_S	储存时的环境温度	-55	150	°C
V_{DD5}	LDO 输入电源电压 (V_{DD5} 引脚接电源, GND 引脚接地)	-0.4	5.8	V
V_{DD33}	工作电源电压 (V_{DD33} 引脚接电源, GND 引脚接地)	-0.4	4.0	V
V_{USB}	USB 信号引脚上的电压	-0.4	$V_{DD33}+0.4$	V
V_{GP10}	其它 (3.3V) 输入或者输出引脚上的电压	-0.4	$V_{DD33}+0.4$	V
V_{ESD10}	HBM 人体模型 ESD 耐压	2K		V

6.2 电气参数（测试条件： $T_A=25^{\circ}\text{C}$, $V_{DD5}=5\text{V}$ 或 $V_{DD33}=3.3\text{V}$ ）

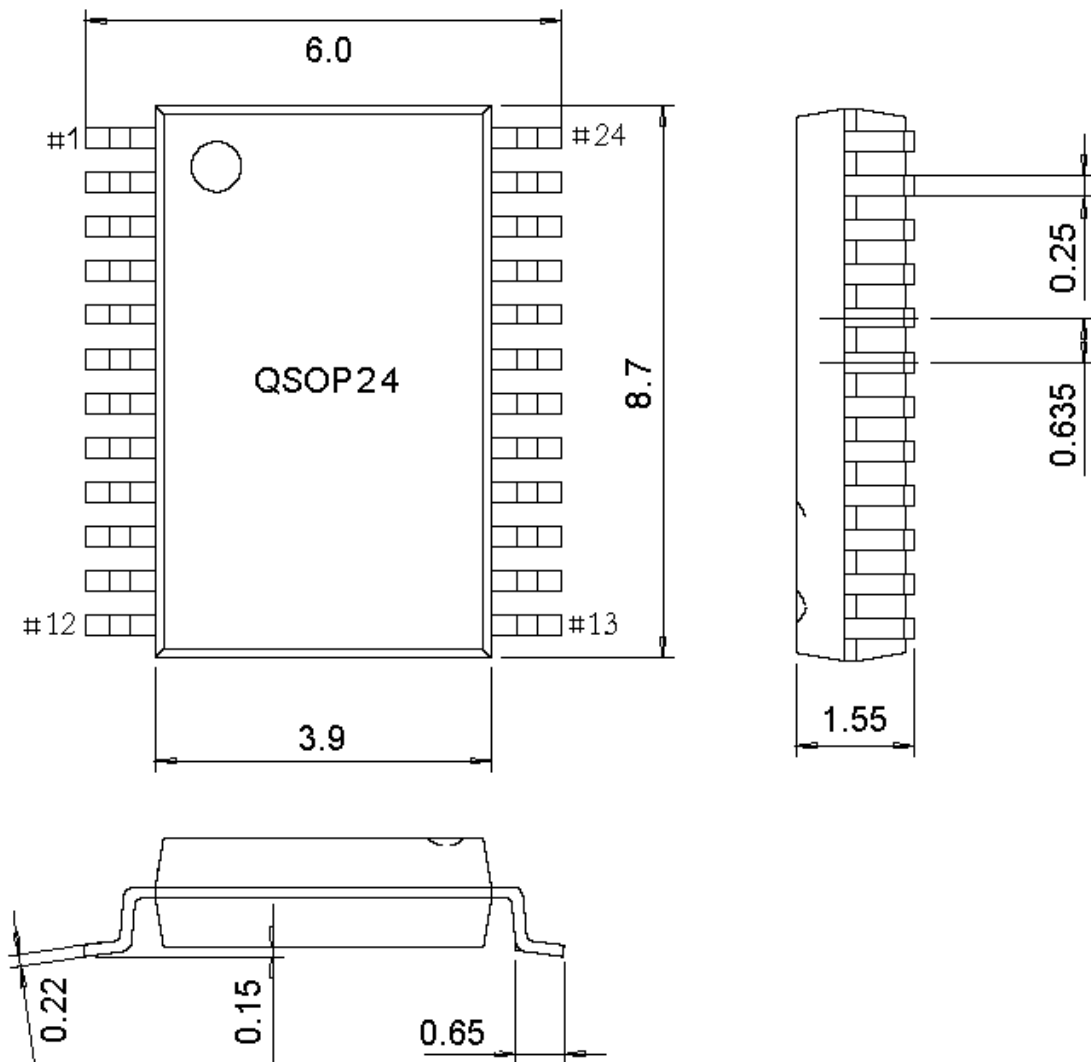
名称	参数说明		最小值	典型值	最大值	单位
V_{DD5}	LDO 输入电源电压@ V_{DD5}	启用内部 LDO	3.8	5.0	5.5	V
V_{DD33}	LDO 输出电压@ V_{DD33}	启用内部 LDO	3.2	3.3	3.4	V
	外供 3.3V 电压@ V_{DD33}	无需内部 LDO	3.2	3.3	3.4	
I_{LDO}	内部电源调节器 LDO 对外 3.3V 负载能力				100	mA
I_{CC}	工作电流	上行高速	4 个下行高速 +ETH	154		mA
		上行高速	1 个下行高速 +ETH	112		mA
		上行高速	4 个下行全速 +ETH	104		mA
		上行全速	4 个下行全速	34		mA
		上行高速 上行全速	下行无设备 含 1.5K Ω 上拉	0.56		mA
I_{SLP}	深度睡眠电源电流（不含 1.5K Ω 上拉） 或：自身睡眠电源电流（不接 USB 主机）			0.34		mA
V_{IL}	低电平输入电压	标准 I/O 引脚	0		0.8	V
V_{IH}	高电平输入电压	标准 I/O 引脚	2.0		V_{DD33}	V
V_{ILRST}	RESET# 引脚的低电平输入电压		0		0.8	V
V_{OL}	低电平输出电压	灌电流 5mA		0.4	0.6	V
V_{OH}	高电平输出电压	源电流 5mA	$V_{DD33}-0.6$	$V_{DD33}-0.4$		V
R_{PU}	上拉等效电阻		30	40	55	k Ω
R_{PD}	下拉等效电阻		30	40	55	k Ω
V_{Ivr}	电源低压复位的电压门限		2.4	2.9	3.2	V

7、封装

说明：尺寸标注的单位是 mm（毫米）。

引脚中心间距是标称值，没有误差，除此之外的尺寸误差不大于 $\pm 0.2\text{mm}$ 。

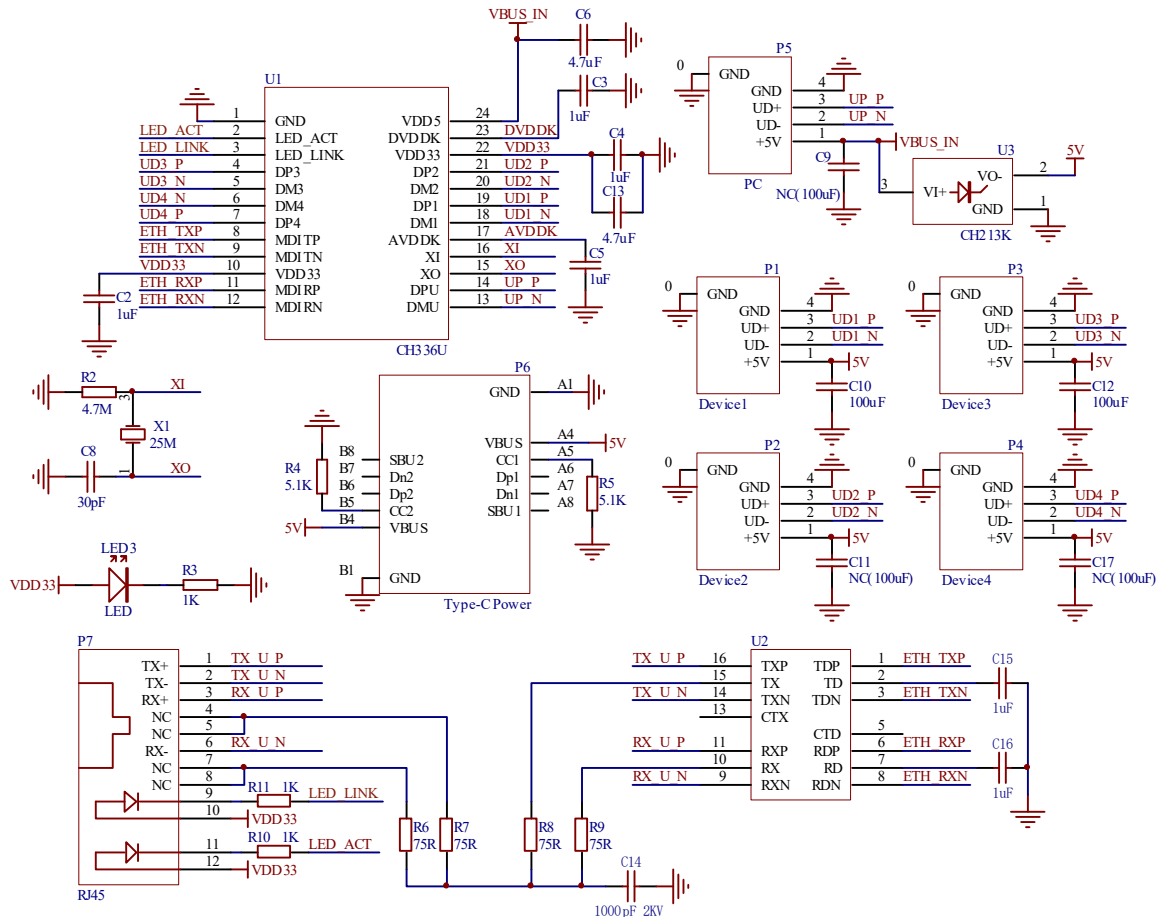
7.1 QSOP24



8、应用

8.1 带 USB 网卡的 HUB 应用

图 8-1 CH336U 应用参考电路图



上图中 P1-P4 为 HUB 的 4 个下行 USB 接口，P5 为 HUB 的上行 USB 接口，P6 为外部供电接口，P7 为以太网 RJ45 接口。

U2 为网络变压器，U3 是低压降理想二极管 CH213，具有简单的过流和短路保护功能，且保护响应更快，用于避免 P6 外部电源向上行端口 P5 的 V_{BUS_IN} 倒灌，尤其是上行端口例如计算机关机而 P6 外部仍然供电时的情况。理论上 U3 可以换成肖特基二极管，但需要选择自身压降较低的器件，否则会降低下行端口 VBUS 的输出电压，在 300mA 负载电流时，肖特基二极管的压降约 0.3V，理想二极管的压降约 0.05V。

在下行端口 USB 设备带电插拔的瞬间，动态负载可能使 V_{BUS} 和 5V 电压瞬时跌落，进而可能产生 LVR 低压复位，从而出现整个 HUB 断开再连接的现象。改进方法：①在规范允许范围内加大 5V 电源的电解电容（加大图示 C9 或 C6 容量），缓解跌落；②加大 HUB 芯片电源电容（加大图示 C13 容量，例如 22uF）；③增强 5V 供电能力或改为自供电，另外，提升 USB 线材质量也会改善供电能力。

设计 PCB 时需考虑实际工作电流承载能力， V_{BUS_IN} 、5V 和 P6 及各端口 GND 走线路径的 PCB 尽可能宽，如有过孔则建议多个并联。USB 口的 D+和 D-信号线按高速 USB 规范贴近平行布线，保证特性阻抗，尽量在两侧提供地线或者覆铜，减少来自外界的信号干扰。

建议 5V 加过压保护器件，建议所有 USB 信号加 ESD 保护器件，例如 CH412K，其 V_{D033} 应接 3V3。